

大阪大学サイバーメディアセンター 御中

次期スパコン(SX-ACE) 利用説明会(ハードウェア)資料

2014年9月2日
日本電気
ITプラットフォーム事業部

最先端研究ツールとしての次世代スパコン

“高性能”、“使いやすさ”、“エコ(低消費電力)”の提供

- ・高いコア性能と、コア性能にバランスしたメモリバンド幅
- ・基本アーキテクチャの継承と強化(=プログラム資産の継承・強化)
- ・LSI設計からシステムレベルまでの省電力対策

NECはHPCアプリケーション特性を見据えて次世代機を開発
実用に供する“使いやすさ”と“高性能”を両立

メモリバンド幅要求の強いアプリケーションでの高実効性能

長年渡って開発・蓄積されたプログラム資産を容易に移行
(=研究の継続性と発展性)

一定の電力制約内で、より大規模なシステム(計算能力)

SX-ACEの特長

SXのDNA である「**実アプリケーションでの高い実効性能**」を継承しつつ、低消費電力化、省スペース化を実現。

高実効性能スパコン

世界トップクラスのCPUコア性能(64GFLOPS)
世界トップクラスのメモリバンド幅(64GB/s)

SX-DNA
の継承

低消費電力スパコン

世界トップクラスの省エネスパコン

現行機比
同演算性能で $\frac{1}{10}$

省スペーススパコン

お客様フロアコストの削減

現行機比
同演算性能で $\frac{1}{5}$

コア、ノードの性能諸元比較

CPU・コア諸元比較

	演算性能	ADB容量
SX-8R	35.2GF	なし
SX-9	102.4GF	256KB
SX-ACE	64GF	1MB

ノード諸元比較

	コア (CPU)数	演算性能	メモリ容量	メモリ バンド幅
SX-8R	8	281.6GF	256GB	563.2GB/s
SX-9	16	1638.4GF	1TB	4096B/s
SX-ACE	4	256GF	64GB	256GB/s

クラスタ構成(512ノードモデル)

システム構成: **131TFLOPS** (8ラック=計512ノード、2,048ベクトルコア)
高実効性能コア、超高速インタコネクにより、高スケーラビリティを提供

