

並列領域分割法による 半導体デバイスシミュレーション

大阪大学 サイバーメディアセンター 氏名 小田中紳二、鍾 菁廣

目的 新材料・新構造(3次元構造)を持つ半導体デバイスの特性解析のためには、半導体デバイスシミュレーションの高速化が重要である。本研究ではマルチコア・マルチノードアーキテクチャに適した並列計算モデルを考える。

内容 ノード間並列はRestricted Additive Schwarz法に基づいた並列領域分割法を適用し、ノード内並列は分割作用素法による不完全分解の高速化を図ることでハイブリッドMPI/OpenMP並列計算モデルを構築した。

結果 3次元Bulk型MOSFET構造に対して、2次元分割を適用した際の並列化による速度向上比を図1に示す。領域分割数によるベクトル化率の違いを無視するためにベクトル化を無効にした場合では、1ノード(4コア)と比較し、64ノード(256コア)で約35倍の速度向上が得られた。更にベクトル化を有効にすることにより、1ノード(4コア)のスカラー計算と比べ、64ノード(256コア)のベクトル計算で約87倍の速度向上が得られた。

利用した計算機 SX-ACE

使用メモリ	2.4GB
ベクトル化率	87%
並列化	256並列

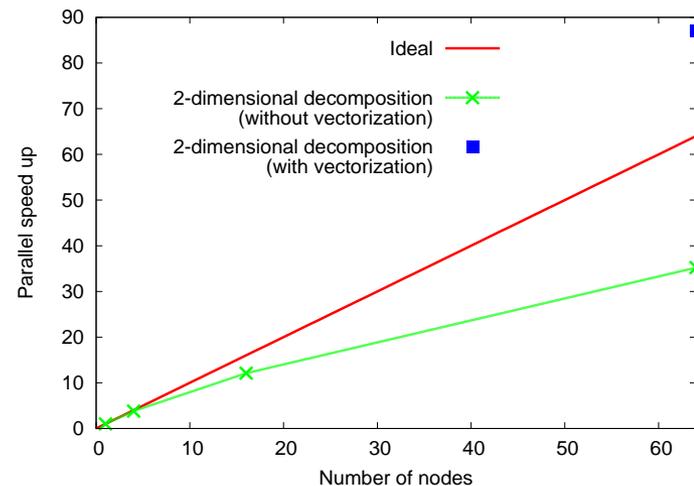


図1. 領域分割による速度向上比